

Partial English Translation of Japanese Unexamined Patent
Publication (Kokai) No. 6-131276

(0012) The data transmission adapter 22 of the present invention has a flat body case 30 with a rectangular shape in plan view, as shown in Fig. 2, which has a first connector 34 at its one side 32 and a second connector 38 at the other side 36. The adapter 22 has a control circuit 40 in the inside thereof, as shown in Fig. 3.

(0013) The first connector 34, is formed under the RS-232 standard, usually called "25 pin D-SUB connectors" which are frequently used for serial data transmission, such as in the personal computer 26 and various data processing apparatuses, has male type pins 42 and is fixed to the side 32. The first connector 34 can be directly and releasably engaged with the connector 46 having female type pins 44 of the data processing apparatus 10 without using a cable. Also, mounting screws 48 are provided on the outer side of the first connector 34 for engagement with fixing screws 50 of the data processing apparatus 10 to fix the first connector 34 in position in the engaging state.

(0014) The second connector 38 is of a type called a "modular type connector" frequently used for telephones, and has two jacks 52 arranged side by side on the side 36 of the body case 30. The jack 52 has six electrodes 54 which are connected in parallel in the body case 30.

(0015) The control circuit 40 is constituted by a one-chip microcomputer of program control type, and comprises a CPU 56 executing the control of the entire circuit, a ROM 58 for fixedly storing the program for control or necessary data, a RAM 60 for temporarily storing various data, and first and second serial data interfaces 62 and 64

(hereinafter, abbreviated as SIO) for inputting data in and outputting data to the exterior, connected in parallel by an internal bus 66.

(0016) The first SIO 62 is of a circuit arrangement generally identical to a conventional one permitting the input and output of data formed under the RS-232C standard, the input and output terminals thereof being connected to the pins 42 of the above-described first connector 34.

(0017) The second SIO 64, in this embodiment, is formed under the RS-485 standard, allowing a plurality of adapters 22 to be connected in the bus system. Specifically, it comprises balanced type communication lines 12 including two output lines 70 driven by a driver 68 and two input lines 74 connected to a receiver 72, respectively, and 30 sets, at the most, (5 sets in this embodiment) of the drivers 68 and the receivers 72 are arranged in parallel to each other.



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06131276 A**(43) Date of publication of application: **13.05.94**

(51) Int. Cl.

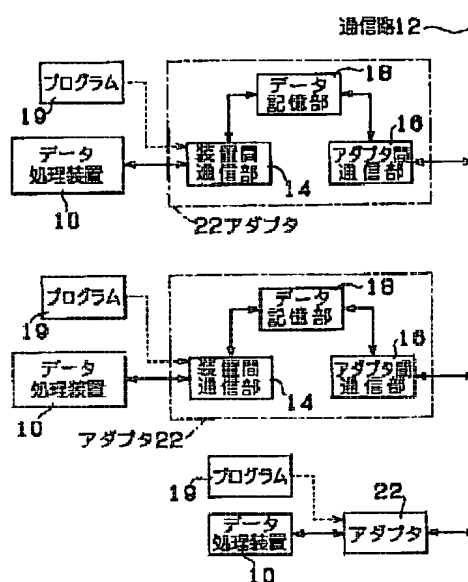
G06F 13/00
H04L 12/40
(21) Application number: **04302864**(22) Date of filing: **14.10.92**(71) Applicant: **DIGITAL:KK**
(72) Inventor: **NISHIKIDO KENJI**
FUJIWARA YUICHIRO
KODERA TADASHI
OKASAKA HARUTOSHI
(54) **ADAPTER FOR DATA TRANSMISSION**

(57) Abstract:

PURPOSE: To provide the adapter which easily constitutes a LAN among plural data processors and is easily adaptive to a data processor employing any communication format without previously incorporating plural kinds of communication protocol in the adapter.

CONSTITUTION: This adapter is equipped with an inter-device communication part 14 which is put in charge of data transmitting operation to data processors 10 and an inter-adapter communication part 16 which is put in charge of data transmission to adapters 22 so that the parts 14 and 16 can operate actively and independently of each other. Further, the inter-device communication part 14 is controlled by a program and the program 19 for the protocol corresponding to a connected data processor 10 is down-loaded from outside the adapter 22.

COPYRIGHT: (C)1994,JPO&Japio



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-131276

(43)公開日 平成6年(1994)5月13日

(51)Int.Cl.⁵

G 0 6 F 13/00

H 0 4 L 12/40

識別記号

3 5 3 V

庁内整理番号

7368-5B

F I

技術表示箇所

7341-5K

H 0 4 L 11/ 00

3 2 0

審査請求 未請求 請求項の数1(全 10 頁)

(21)出願番号

特願平4-302864

(22)出願日

平成4年(1992)10月14日

(71)出願人 000134109

株式会社デジタル

大阪府大阪市住之江区南港東8丁目2番52号

(72)発明者 錦戸 憲治

大阪府大阪市住之江区南港東8-2-52

株式会社デジタル内

(72)発明者 藤原 雄一郎

大阪府大阪市住之江区南港東8-2-52

株式会社デジタル内

(74)代理人 弁理士 高田 隆行

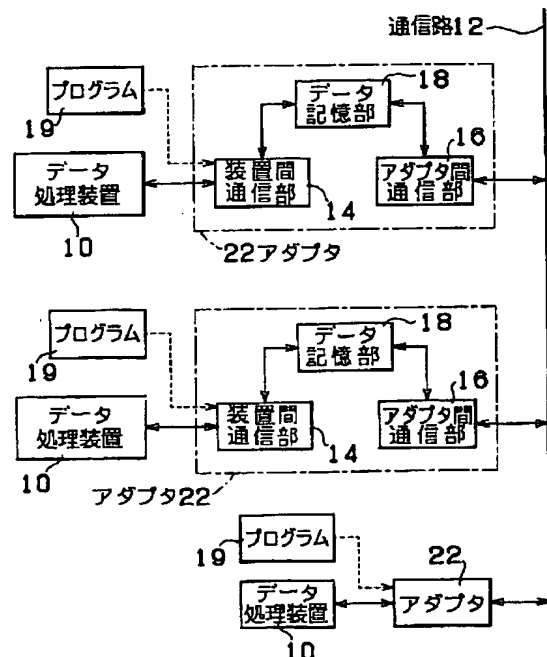
最終頁に続く

(54)【発明の名称】 データ伝送用アダプタ

(57)【要約】

【目的】 複数のデータ処理装置10間において簡易にLANを構成可能とするアダプタ22であって、アダプタ22の内部に複数の通信プロトコルを予め内蔵することなく、いかなる通信形式を採用するデータ処理装置10にも容易に対応可能としたアダプタ22を提供する。

【構成】 データ処理装置10との間のデータ伝送動作を受け持つ装置間通信部14と、アダプタ22との間のデータ伝送を受け持つアダプタ間通信部16とを、互いに独立し且つ能動的な動作を可能に備える。更に装置通信部14をプログラム制御式とし、接続されるデータ処理装置10に対応したプロトコルのプログラム19を、アダプタ22の外部からダウンロード可能とする。



【特許請求の範囲】

【請求項 1】 複数台のデータ処理装置（10）に対して個別に配設され、通信路（12）を介して LAN 接続されて互いにデータの伝送を可能とするデータ伝送用アダプタであって、データ処理装置（10）との間でデータの送受を行う装置間通信部（14）と、通信路（12）を介して接続される他のアダプタ（22）との間でデータの送受を行うアダプタ間通信部（16）と、上記した装置間通信部（14）とアダプタ間通信部（16）との間にあって、両通信部（14）（16）間におけるデータの受け渡しを行うデータ記憶部（18）とを備えるとともに、少なくとも上記した装置間通信部（14）をプログラム制御式とし、アダプタ外部から必要なプログラム（19）をダウンロード可能としたことを特徴とするデータ伝送用アダプタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、比較的小規模な LAN 接続に使用して好適なデータ伝送用アダプタに関する。

【0002】

【従来の技術】従来この種のアダプタは、接続すべきデータ処理装置と通信路との間における信号レベルなどの物理的なインターフェイス条件を単に変換するものが一般的であった。したがって、例えばパーソナルコンピュータ（以下、「パソコン」と略す。）を親機として使用し、プログラマブルロジックコントローラ（以下、「PLC」と略す。）の様な子機との間におけるデータの受け渡しを行うデータ伝送システムにおいては、親機内部に備えた通信手順プログラムが各子機のデータを周期的にポーリングし、子機側から取り出したデータを親機のメモリ上へ記憶することにより、子機はそれ自身が積極的にデータの送受を行わない受動的な構成がとられることが多い。

【0003】

【発明が解決しようとする課題】しかしながら上記したデータ伝送システムにあっては、1台の親機が全てのデータ伝送を制御しているため、通信路を介して接続される子機はすべて同一の通信手順によるデータの受け渡しを要求される結果、異機種間の接続は極めて難しいばかりか、データ通信専用の親機を特別に必要とするなど、システム全体の拡張性に欠ける問題があった。

【0004】本発明は上記した問題に鑑みてなされたものであって、接続されるデータ処理装置に対応したアダプタが容易に構成できるとともに、データ処理装置間のデータ伝送も簡易に行えるアダプタを提供することを目的とする。

【0005】

【課題を解決するための手段】上記した目的を達成するため、本発明にかかるデータ伝送用アダプタにあっては、図1にその全体的な構成を概略的に示す如く、データ処理装置10に対して接続され、そのデータ処理装置10との間でデータの送受を行う装置間通信部14と、通信路12が接続され、その通信路12を介して接続される他のアダプタ22との間でデータの送受を行うアダプタ間通信部16と、上記した装置間通信部14とアダプタ間通信部16との間にあって、両通信部14・16の間におけるデータの受け渡しを行うデータ記憶部18とを備えている。

【0006】本発明にあっては更に、アダプタ22の制御回路を構成する各部の内、少なくとも上記した装置間通信部14を例えば1チップマイコンを使用したプログラム制御式とし、アダプタ外部から必要なプログラム19をダウンロードできる様にし、通信プロトコルをはじめとする、接続すべきデータ処理装置10に特化した具体的な機能を、アダプタ22毎に個別に設定変更可能としたことを特徴とする。

【0007】

【作用】上記した構成により、アダプタ22によるデータ伝送システムとしての使用に先だち、例えば汎用のコンピュータを利用してアダプタ22内に装置間通信用のプログラム19をダウンロードする。かかるプログラム19は、該当のアダプタ22が接続すべきデータ処理装置10のプロトコルに基づくものであって、例えばフラッシュEEPROMの様に書き換え可能なROM内に記憶することにより、各データ処理装置10に特化した装置間通信部14を備えたアダプタ22が構成される。

【0008】したがって、アダプタ22が接続される各データ処理装置10は、装置間通信部14を通じてデータ記憶部18との間で必要なデータの受け渡しを行なう。一方、通信路12を介して接続された各アダプタ22は、例えばデータ記憶部18中のデータ変化を常時監視しておき、そのデータ変化が認められると、アダプタ間通信部16を介して他のアダプタ22におけるデータ記憶部18に該当のデータを送って記憶内容を更新する。この更新データは、そのアダプタ22が接続されたデータ処理装置10に対して装置間通信部14を介して送られることにより、通信路12を介したデータ処理装置10間における一連のデータ伝送動作が終了するのである。

【0009】

【発明の効果】本発明は上記の如く、少なくとも装置間通信部14をプログラム制御式とし、接続されるデータ処理装置10に対応したプロトコルのプログラム19をアダプタ22の外部からダウンロード可能としたので、アダプタ22の内部に各種のデータ処理装置10に対応した複数の通信プロトコルを予め内蔵することなく、い

かなる通信形式を採用するデータ処理装置10であってもそれに対応したアダプタ22が容易に構成できる。

【0010】また、その他の機能を実現するプログラム19を必要に応じてダウンロードすることにより、アダプタ22をより高機能化することができ、データ処理装置10側におけるデータ処理上の負担を更に軽減できる。

【0011】

【実施例】以下本発明を、図4に例示する如く、データ処理装置として備えた3台のPLC24a・24b・24cのデータを1台のパソコン26を用いて集中して管理するとともに、各PLC24における制御状態を1台の表示制御装置28によって表示する制御システムに実施した一例に基づいて説明するがこれに限らず、接続されるデータ処理装置の種類あるいは台数は、適宜変更して実施できることは勿論である。

【0012】本発明にかかるデータ伝送用アダプタ22は、図2にその全体的な外観形状を示すごとく、平面形状が略矩形形状の偏平した本体ケース30における一方の側面32に第1コネクタ34を、他方の側面36に第2コネクタ38を各々備えけるとともに、内部に図3で示す制御回路40を内蔵している。

【0013】第1コネクタ34は、パソコン26をはじめとする各種データ処理装置におけるデータのシリアル伝送用として使用されることが多いRS-232C規格であって、一般に「25ピンD-SUBコネクタ」と呼ばれているもののうち、オス型ピン42を備えたものをケース側面32に固定することにより、データ処理装置10側のメス型ピン44を備えたコネクタ46に対し、接続ケーブルを介することなく挿脱自在に直接的に取り付けられる。更に第1コネクタ34の両側に取付ネジ48を備え、データ処理装置10側に備えた固定ネジ50と螺合させることにより、第1コネクタ34の装着状態を位置固定させる。

【0014】第2コネクタ38は、一般に「モジュラー型のコネクタ」と呼ばれる電話機に使用されることが多い形式のものであって、そのジャック52側を本体ケース30の側面36に2つ並列して固定するとともに、そのジャック52が備える6つの電極54を、本体ケース30の内部で互いに並列接続している。

【0015】制御回路40は、1チップマイコンを使用したプログラム制御式のものが使用され、回路全体の制御を行うCPU56と、その制御を行うためのプログラムあるいは必要なデータ固定して記憶するROM58と、各種データを一時記憶するRAM60と、外部に対するデータの入出力を行う第1および第2のシリアルデータインターフェイス62・64（以下、「SIO」と略す。）とを、内部バス66を介して並列に接続している。

【0016】前記した第1SIO62は、RS-232

C規格によるデータの入出力を可能とする従来と略同様の回路構成のものであり、その入出力端を上記した第1コネクタ34の各ピン42に接続している。

【0017】第2SIO64として本実施例においては、複数台のアダプタ22をバス形式に接続可能なRS-485規格のものを採用している。具体的には、ドライバ68によるデータの出力ライン70およびレシーバ72によるデータの入力ライン74をそれぞれ2本ずつ備えた平衡型の通信路12を備えたものであって、その上に最大30組（本実施例にあっては5組）のドライバ／レシーバが互いに並列に接続される。

【0018】図4は、上記したデータ伝送用アダプタ22の具体的な使用状態を示す説明図であって、互いにデータ伝送をすべき複数台のデータ処理装置におけるシリアルデータ通信用のコネクタ46に対して1台ずつ、本発明にかかるA～Eで示す5台のアダプタ22の第1コネクタ34を直接的に接続して固定する。すなわち、アダプタAを仮想的な親機としてパソコン26を接続するとともに、第1～第3のPLC24a・24b・24cの各々にアダプタB・C・Eを接続し、更にアダプタDに表示制御装置28を繋いでいる。

【0019】更に各アダプタA～Eに備える第2コネクタ38のジャック52を、両端にモジュラープラグ75を備えた通信ケーブル76を用いて一連にバス接続して通信路12を構成するとともに、該通信路12の両端を所定の抵抗78で終端することにより反射を防止する。また、通信路12の途中で商用交流電源80を低圧の直流電圧に変換する電源部82を備え、通信ケーブル76中に通信路12と並列に備えた2本の電源ライン84を介して、全アダプタ22に必要な直流の駆動電圧を供給する様にしている。

【0020】一方、上記した第2コネクタ38にはアースおよび電源供給用の電極54を備え、電源ライン84を通じて本体ケース30の外部から直流電圧を全アダプタ22に並列的に送り込む一方、本体ケース30の内部にDC-DCコンバータ86を備え、制御回路40全体に所定の駆動電圧を供給する様に構成している。

【0021】上記した制御回路40におけるROM58の一部または全部は、フラッシュEEPROMの様にその内容を電氣的に書き換え可能なものであって、その使用に先だち、システムの開発および管理用のパソコン26におけるコネクタ46に第1コネクタ34を接続するとともに、所定のインストールツールを使用して各アダプタ22別に必要な各種アプリケーションプログラムを、例えばインテル社のHEXフォーマットでダウンロードする。

【0022】すなわち、アダプタ22間における相互のデータ伝送を可能とするアダプタ間通信用プログラム、第1コネクタ34を介して接続すべきデータ処理装置10とアダプタ22との間のデータ伝送を可能とするプロ

トコルに基づく装置間通信プログラムあるいはその他の必要なプログラムを、アダプタ22に予め備える基本的な通信機能を用いて個別にダウンロードすることにより、各々のアダプタ22における具体的な機能あるいは動作特性を各アダプタ22毎に設定変更できる様にしている。

【0023】なお、後で詳細に説明するシステムパラメータ情報を、上記した各種のプログラムと同時に各アダプタ内に個別にダウンロードすることは可能である。しかしながら、この種のシステムパラメータ情報はシステムの拡張などに伴って頻繁に変更されることが予想される。したがって、アダプタ22中の仮想の親機Aに対してこの情報を予め集中登録しておき、システム稼動時にネットワーク回線を利用して複数の各子機B～Eに送り付ける様に構成することにより、システムの変更に対して容易に対応できて好ましい。

【0024】更にRAM60上には、全アダプタ22で共通に使用される共有データ20の記憶領域88が、図5で例示する如く、各アダプタ22毎に区別して設定されている。例えば本実施例にあっては、通信路12を介して接続されるA～Eの5台のアダプタ22に対応し、A～Eの5組の共有データ20をノード情報として区画して記憶可能とするとともに、図6の如く、各ノード情報毎に所定数のデータ（本実施例にあっては、1～3の3つのデータ）を予め設定することにより、A1～E3の15個のデータが区別して記憶される。

【0025】上記したシステムパラメータ情報には、前記した全共有データ20に1対1に対応して設定される送信用テーブル90と受信用テーブル92とを備え、両テーブル90・92により各アダプタ22毎に取り扱われるデータを個別に設定変更可能とする。

【0026】送信用テーブル90では、共有データ20を構成する個別のデータ毎に、そのアダプタ22が接続されるデータ処理装置10上のメモリ番地およびその番地からのデータの取り出しバイト数が設定される。例えば図6（a）で例示するアダプタB用のものにあっては、PLC24aのメモリ93上から、データB1を4バイト分、データB2を8バイト分、データB3を2バイト分取り出して、記憶領域88中に記憶可能とするとともに、通信路12を介して他のアダプタ22に対して送出するための、アダプタB固有のノード情報としている。

【0027】一方受信用テーブル92は、上記の如くして通信路12を介して他のアダプタ22から送られるノード情報中から、必要なデータのみを選択して内部に取り入れるために用意される。すなわち、送信用テーブル90を基本とし、データの更新を不要とするデータ領域のバイト数をゼロに設定し、あるいはテーブル92上の該当の項目自体を設定しないことにより、受信したデータから設定バイト数だけ取り込んで、共有データ20中

の必要部分のみを選択して更新可能とする。

【0028】次に、図5および図6（a）の説明図および図7の流れ図にしたがって、図4に示すアダプタBの動作を更に詳細に説明する。

【0029】アダプタBに接続されるPLC24aは、それ自身で能動的なアクセス機能を有しないため、アダプタB側で能動的な動作が行える様に構成されている。すなわち、各種プログラムのロード時、あるいは各アダプタ22がLAN接続された後に1台のアダプタ22

10 （本実施例にあっては、仮想的に親機として設定したアダプタA）から通信路12を介して一斉同報通信により送られるシステムパラメータ情報が図7のステップ101で受信されると、図6（a）の送信用テーブル90および受信用テーブル92がステップ102で設定されたあと、装置間通信プログラムおよびアダプタ間通信プログラムによる個別のデータ受け渡し動作が始まる。

【0030】アダプタ間通信は、通信路12を介して接続される他のアダプタ22からノード情報が一斉同報通信により送られてきたことがステップ103で確認されると、ステップ104で受信用テーブル92を参照し、そのデータがアダプタBで使用されるデータか否かを判定する。例えばアダプタAからA3のデータがノード情報として送信されたものとする、受信用テーブル92から2バイトが設定されていることが分かるので、ステップ105でそのデータを共有データの記憶番地に送って該当のデータを更新する。

【0031】更にステップ106で、例えば100ミリ秒程度の設定時間が経過したことが判定されると、B1・B2・B3で特定されるアダプタBのノード情報が、ステップ107で通信路12を通じて他のアダプタ22に一斉同報送信することにより、全てのアダプタ22におけるノード情報すなわち共有データが常時一致する様に構成している。

【0032】一方、装置間通信は、ステップ108でPLC24a側の管理情報を絶えず確認し、ステップ109で変化が認められると、ステップ110でPLC24a側の所定番地からB1～B3のノード情報を読み込み、ステップ111でアダプタ22内部の管理情報を更新する。

40 【0033】またステップ112で、更新前の旧データ98と現在の共有データ20とを比較し、ステップ113で変化したことが判定されると、ステップ114でその変化情報をPLC24a側に送り、PLC24a内部のデータを更新するのである。

【0034】なお、A～Eで示すアダプタ22をすべて、上記の様な能動的な動作をするものを使用して構成することは可能である。しかしながら本実施例にあっては、パソコン22および表示制御装置28それ自身がアダプタ22に対して能動的なアクセス機能を有するのを利用し、図6（b）および図8でその動作を例示する受

動型のアダプタ22を両者に使用している。

【0035】すなわちアダプタ間通信は、上記した能動型のアダプタ22と略同様な動作を行う。しかしながら装置間通信は、ステップ120でパソコン26側からデータの書き換え要求があることが確認されると、ステップ121で必要なノード情報を読み込み、ステップ122でそのデータでアダプタ22内部の管理情報を強制的に書き換える。

【0036】一方ステップ123において、パソコン26側からデータの読み出し要求があったことが確認されると、ステップ124で該当のデータをパソコン26に向けて送出するのである。

【0037】なお、各アダプタ22間のデータ伝送は、データ更新の有無にかかわらず設定時間毎に周期的かつ強制的に行う様に構成したが、データ更新を確認した時のみデータを送出する様にしてもよい。また、一時に送出するデータ量および範囲は、適宜変更して実施できる。

【0038】また、各アダプタ22間をバス接続する他に、スター接続やリング接続など任意のLAN接続をすることもできる。その場合、各接続方法に対応してソケットの形状や通信規格を適宜変更することは勿論である。

【0039】更に、アダプタ22用の電源を通信ケーブル76を介して第2コネクタ38側から供給するのに代えて、データ処理装置10側から第1コネクタ34を介して供給したり、内蔵または別に備えた専用の電源を使用してもよい。また通信路12は、有線のものに限らず、無線であっても略同様に実施できる。

【0040】

【他の実施例】図9は、図2および図3に示す本発明にかかるデータ伝送用アダプタ22を用いて構成されるデータ伝送システムの他の実施例であって、例えば図4のパソコン26に接続されたアダプタAを親機22aとし、残りのアダプタB～Eを子機22bとする。更に各子機22bでは、それが接続されるデータ処理装置10で必要とするデータのみを記憶領域88bに個別に管理する一方、親機22a側の記憶領域88a上で子機22b側のデータの一部あるいは全部を集中的に管理する様にしている。

【0041】すなわち子機22b側のRAM60上には、接続されたPLC24あるいは表示制御装置28で取り扱われるデータ中、表示制御装置28における表示あるいは各PLC毎の制御で必要とするデータからなる管理情報を格納するための子機側記憶領域88bを少なくとも設ける。更に、PLC等におけるI/Oメモリマップまたは内部メモリ93に対して定期的にポーリングし、管理情報の変更が認められると記憶領域88bに読み込んで管理情報を更新するための装置間通信プログラムと、記憶領域88b上のデータが更新されると親機2

2aに対してデータ受信の要求を出し、あるいは親機22a側からデータ送信の要求があると親機22aに向けて必要なデータを送るためのアダプタ間通信プログラムとを備えている。

【0042】これに対して親機22aには、全ての子機22bで取り扱う管理情報を少なくとも格納できる容量の親機側の記憶領域88aを設けている。更に、パソコン26側からの要求があると、パソコン26内に設けた対応するメモリ100に向けて該当のデータを送り出す装置間通信プログラムと、必要に応じて子機22bに要求を出して子機22b側の記憶領域88bから必要なデータを読み出し、あるいは管理情報に変更があると、子機22bとの間で通信路12を通じて強制的にデータを送受するためのアダプタ間通信プログラムとを備えている。

【0043】かかる構成により、各データ処理装置10間におけるデータの受け渡しは、子機22b間で直接行われるのではなく、親機22aを介して間接的に行われるのである。

【図面の簡単な説明】

【図1】本発明の基本的な構成を示す概略図である。

【図2】本発明にかかるアダプタの外観形状を示す斜視図である。

【図3】アダプタに備える制御回路の一例を示すブロック図である。

【図4】アダプタをLAN接続して構成したデータ伝送システムの一部を示す説明図である。

【図5】図4に示すデータ伝送システムにおけるデータの受け渡し状態を示す説明図である。

【図6】データの更新手順を示す説明図であって、(a)は能動型、(b)は受動型を各々示す。

【図7】能動型のアダプタにおける動作手順を示す流れ図である。

【図8】受動型のアダプタにおける動作手順を示す流れ図である。

【図9】本発明にかかるアダプタを使用した他のデータ伝送システムにおける、データの受け渡し状態を示す説明図である。

【符号の説明】

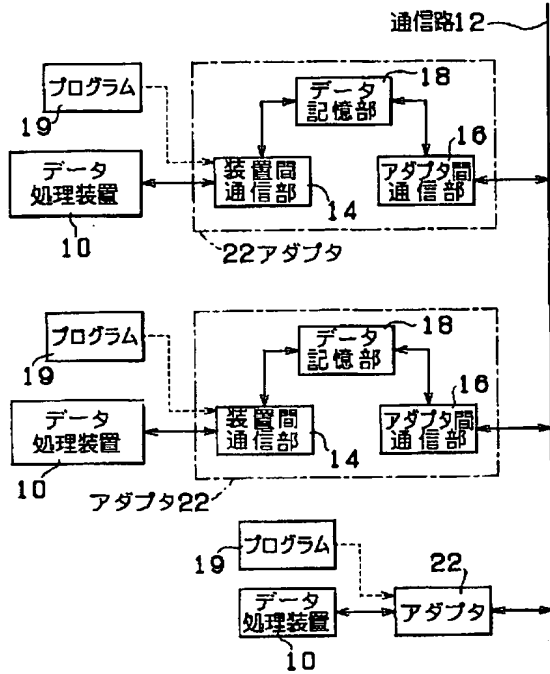
- 10 データ処理装置
- 12 通信路
- 14 装置間通信部
- 16 アダプタ間通信部
- 18 データ記憶部
- 19 プログラム
- 22 アダプタ
- 24 PLC
- 26 パソコン
- 28 表示制御装置
- 34 第1コネクタ

38 第2コネクタ

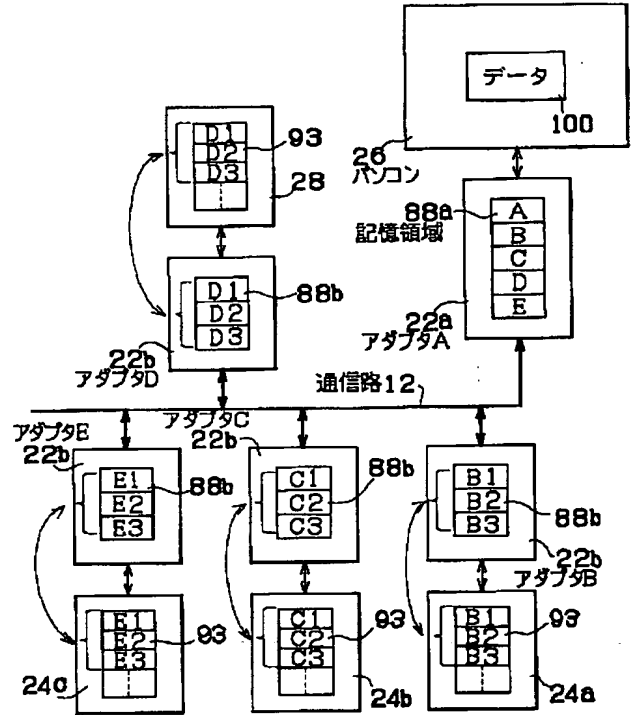
76 通信ケーブル

4 0 制御回路

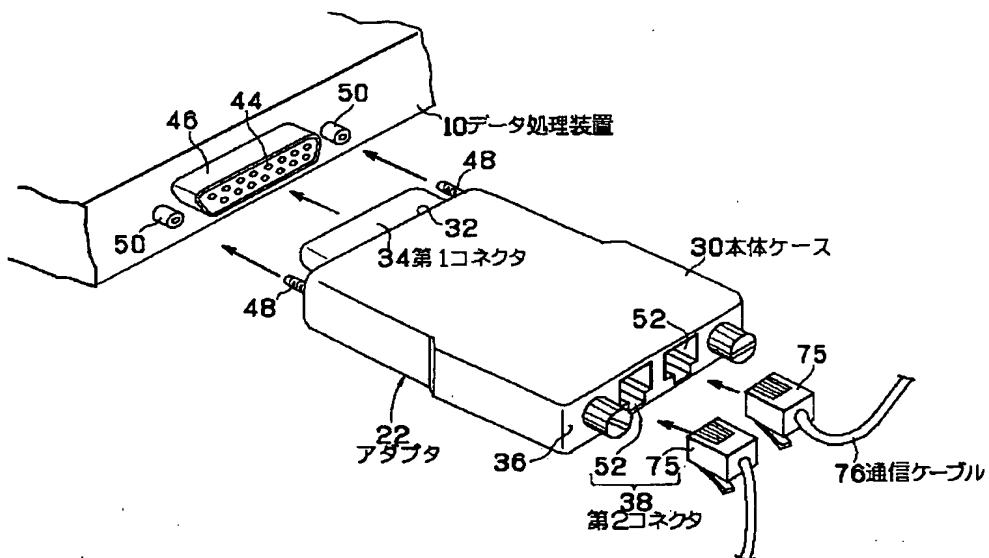
【図 1】



【图 9】



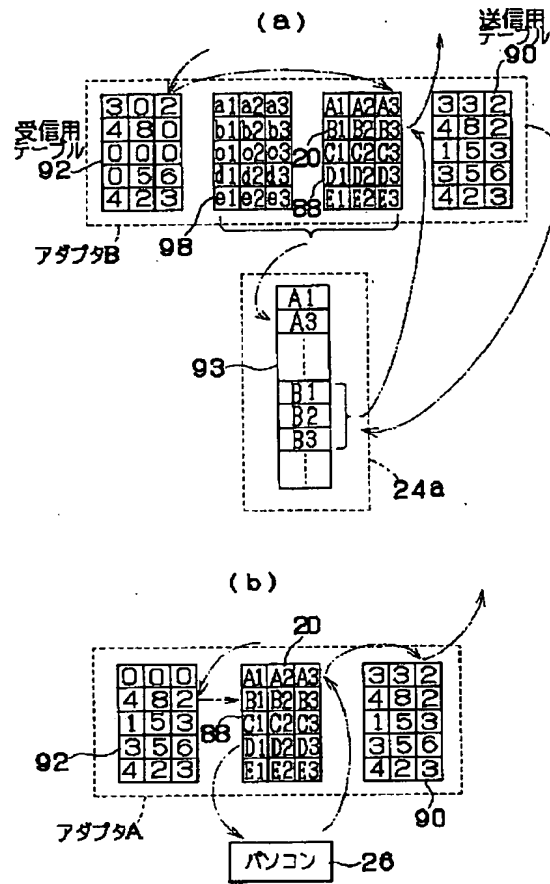
【図 2】



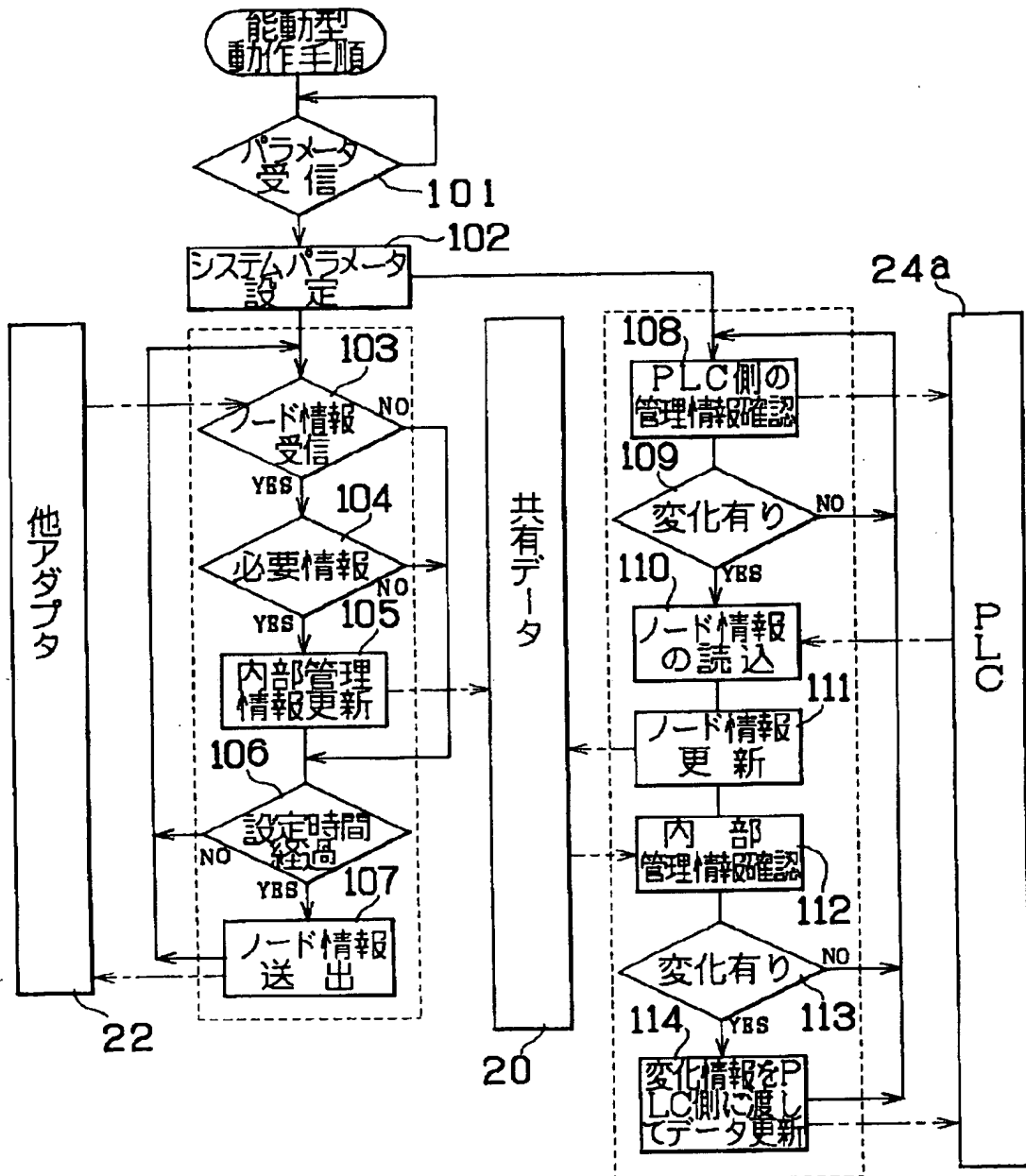
The diagram illustrates the internal architecture of a portable electronic device 40. The main components include a CPU 56 and ROM 58, which are connected to a system bus 62. A RAM 60 is also connected to this bus. The device features two Serial Input/Output (SIO) controllers: the first SIO 42 and the second SIO 64. The first SIO 42 is connected to a first connector 34. The second SIO 64 is connected to a 22-pin adapter 22 and a 38-pin second connector 38. A DC-DC converter 86 is connected to the system bus 62 and the second connector 38. The device is housed in a main case 30, which includes a 22-pin adapter 22 and a 38-pin second connector 38. The diagram also shows a control circuit 40 and a power supply section 70, which includes a transformer 74 and a rectifier 76. The power supply section is connected to the main case 30 and the second connector 38.

Figure 1 is a block diagram illustrating a data transfer system. At the top, a host computer (26) is shown with a data block (100). Below it, a server (20) is connected to the host computer via a communication line (12). The server (20) contains a memory area (88) with data (20) and an adapter (22). The server (20) is also connected to three client units (24a, 24b, 24c) via a common bus (24). Each client unit (24a, 24b, 24c) contains a memory area (88) with data (20) and an adapter (22). The client units (24a, 24b, 24c) are connected to a common bus (24) which is also connected to a data block (100).

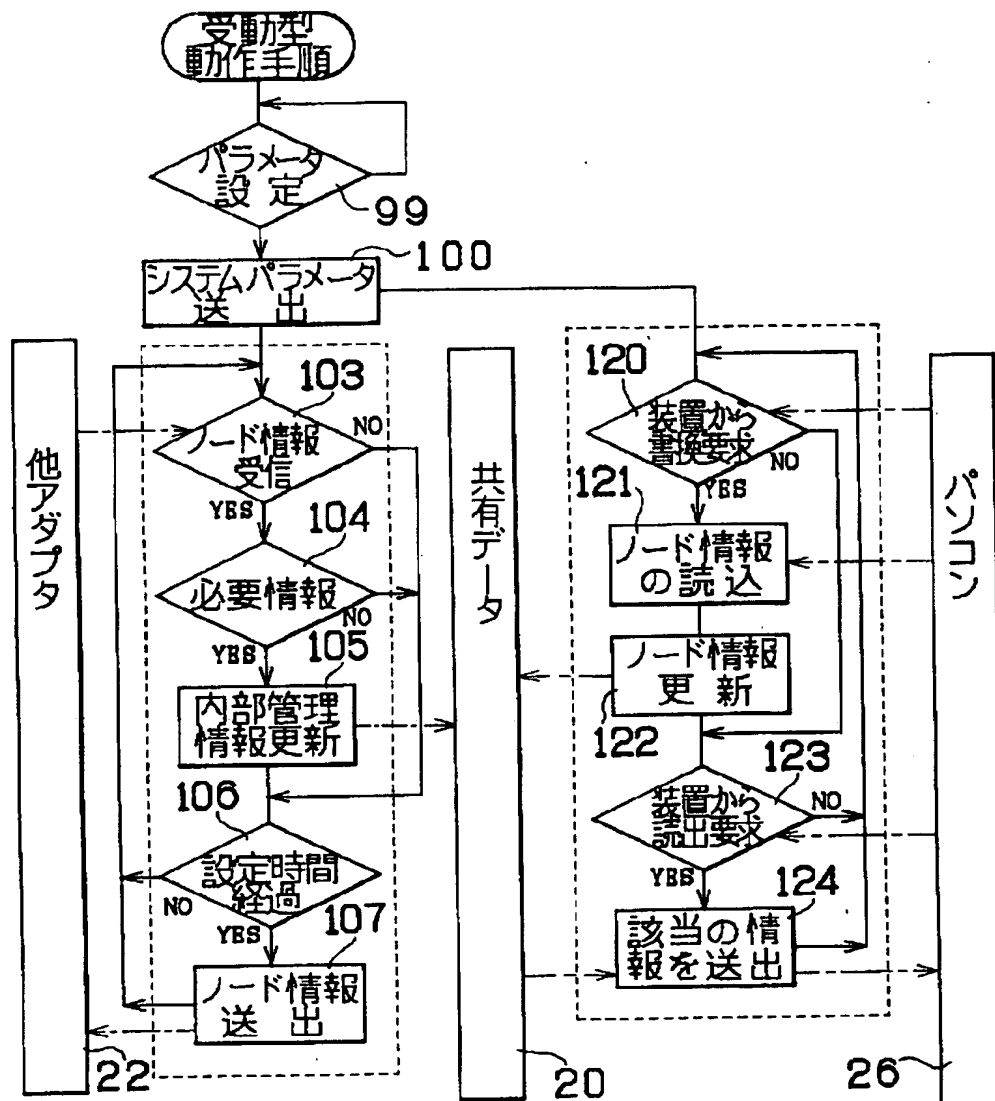
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 小寺 忠志
大阪府大阪市住之江区南港東 8-2-52
株式会社デジタル内

(72)発明者 岡坂 治利
大阪府大阪市住之江区南港東 8-2-52
株式会社デジタル内